***TEMATICA PENTRU EXAMEN***

***PENTRU POSTUL NR.10, CONFERENȚIAR,***

***din statul de funcțiuni al Departamentului de Inginerie Electrică***

***pe anul universitar 2018-2019***

**1. Circuite digitale reconfigurabile**

**1.** Introducere. Sisteme digitale reconfigurabile: PAL, PLA, PLD, CPLD, FPGA. Avantajele circuitelor digitale reconfigurabile. Aplicațiile circuitelor FPGA.

**2.** Proiectarea circuitelor digitale. Domenii (comportamental, structural, fizic) şi nivele de abstractizare (nivel procesor, descriere la nivel transfer registre, descriere la nivel porți logice) pentru modelarea circuitelor digitale. Diagram Y. Fazele de bază ale proiectării și testării aplicațiilor în circuite FPGA. Diagrama Y.

**3.** Strategii de proiectare. (RTL, Combinaţional, Secvenţial, Automat cu stări finite, pipeline). Limbaje de descriere hardware. Limbajul de descriere VHDL. Standarde specifice VHDL. Elemente lexicale specifice limbajului VHDL. Tehnici de programare concurentă în VHDL, Tehnici de programare secvențială în VHDL.

**4**. Soluții de testare a aplicațiilor în circuite digitale reconfigurabile. Simulare. simulare bazată pe comportament. Simulare funcțională. Analiza statică. Analiză in timp. Analiza sistemului în timpul funcționării prin analizator logic integrat ILA.

**5.** Strategii de proiectare cu procesoare incorporate (procesoare software/hardware). Procesorul Picoblaze (Structura procesorului, porturi intrare-ieșire, sistemul de întrerupere).Arhitectura aplicațiilor cu procesor încorporat (Tipuri de procesoare, magistrale, module IP, soluții de realizare a modulelor IP), Integrarea modulelor IP existente într-o aplicație cu procesor incorporat implementată in circuit FPGA). Implementarea software-ului pentru procesorul incorporat. Exemplu aplicație.

**6.** Soluții de partiționare a aplicației software/hardware. Co-simulare hardware. Exemplu aplicație în Xilinx System Generator for DSP.

**7.** Utilizarea tehnicilor de sinteză de nivel înalt în implementarea unor algoritmi complecși în circuite FPGA. Interfețe şi protocoale. Directive de constrângere. Exemple de implementare a aplicațiilor prin sinteză de nivel înalt.

**8.** Arhitectura sistemelor FPGA (Blocuri Logice Configurabile, Blocuri de intrare ieşire, Manager digital semnale de ceas, Memorii BlockRAM, Multiplicatoare/Module DSP incorporate), Interconectarea Blocurilor Logice Configurabile, Reţeaua pentru rutarea semnalelor de ceas, Canalul boundary-scan. Configurarea, inițializarea cipurilor FPGA, Interfața JTAG.

**9.** Paradigme de reconfigurare a circuitelor FPGA. Reconfigurare statică, Reconfigurare în timpul funcționării

**10.** Soluții de bootare a aplicațiilor realizate în circuite digitale reconfigurabile.

**Bibliografie**

1. Volnei A. Pedroni.:*Circuit Design with VHDL*, MIT Press, Cambridge, Massachusetts, London, England, 2004
2. Pong. P. Chu: *FPGA Prototyping by VHDL Examples XILINX SPARTAN-3 Version*, John Whiley & Sons, Hoboken, New Jersey, 2008
3. Pong. P. Chu: *RTL Hardware Design Using VHDL*, John Whiley & Sons, Hoboken, New Jersey, 2006
4. Clive „Max” Maxfield,:*The Design Warrior’s Guide to FPGAs*,Elsevier, 2004
5. Steve Kilts.-Hoboken, N.J. *Advanced FPGA design: architecture, implementation and optimization*: Wiley-Interscience, 2007.-xv, 336 p.- 978-0-470-05437-6
6. Jean-Pierre Deschamps, Gery Jean Antoine Bioul, Gustavo D. Sutter.-Hoboken, N.J., *Synthesis of arithmetic circuits: FPGA, ASIC and embedded systems* : Wiley-Interscience, 2006.-XIX, 556 p
7. Stephen Brown, Zvinko Vranesic,: *Fundamentals of Digital Logic with Verilog Design, Second Edition*, McGraw-Hill Higher Education, 2008
8. Tanenbaum A.: Számítógép-architektúrák, Panem Budapest, 2001

Vikram, Arkalgud Chandrasetty, A practical guide for VLSI designers: FPGA/ASIC design and implementation flows illustrated with examples, CreateSpace , Scotts Valley, Cal. 2011.

**2. Sisteme de operare (Sisteme de operare II)**

**1.** Arhitectura sistemelor de operare. Considerente istorice. Noțiuni de hardware. Fluxul informației în sistemul calculator. Descrierea funcțională a unității de prelucrare. Descrierea funcțională a memoriei. Descrierea funcțională a unităților de legătură și a dispozitivelor periferice. Structura sistemelor de operare. Componentele sistemelor de operare. Concepte ale sistemelor de operare. Modele de sisteme de operare. Conceptul de mașină virtuală

**2.** Procese și fire de execuție. Modelul proceselor. Stările proceselor. Crearea și terminarea proceselor. Fire de execuție. Planificarea proceselor. Planificarea round robin. Planificarea bazată pe priorități. Cozi. Planificarea cu cozi multiple.

**3.** Comunicarea intreprocese și Sincronizarea proceselor. Tranzacţii atomice, Secțiuni critice. Excludere mutuală. Semafoare. Transmiterea mesajelor. Problema producător consumator. Probleme clasice ale comunicării interprocese. Interblocări (deadlocks). Modelarea interblocărilor. Detectarea interblocării. Prevenirea interblocării. Ieșirea din interblocare.

**4.** Gestiunea memoriei. Gestiunea elementară a memoriei. Gestiunea memoriei prin liste, Gestiunea memoriei prin hărți de biți. Alocare dinamică. Memoria virtuală. Tehnici de paginare (Tabele de pagini. Memorii tampon pentru translatare. Tabele inversate de pagini. Algoritmi de inlocuire a paginilor. Algoritmul LRU. Algoritmul FIFO. Algoritmul celei de-a doua șanse). Segmentare şi protecţie.

**5.** Intrare şi ieşire. Intrari/Iesiri. Principiile hardware-ului de I/O: echipamente de I/O, controllere de echipamente. Principiile software-ului de I/O: scopul software-ului de I/O, intrări/iesiri programate, I/O conduse prin întreruperi, I/O folosind DMA. Straturile pentru software I/O. Dreivere. Software independent I/O. Software din stratul de utilizare.

**6.** Fișiere. Denumire fişierelor. Fişiere şi operaţii pentru fişiere. Structura fişierelor. Directoare. Realizarea sistemului de fişiere. Biblioteci. Realizarea bibliotecilor. Sisteme de fişiere distribuite.

**7**. Protecţie şi Securitate. Protecţie la mai multe nivele. Identificarea utilizatorilor. Mecanisme de protecţie.

**Bibliografie**

1. Andrew S. Tanenbaum, Herbert Bos, Modern Operating Systems, Vrije University, Amsterdam, The Netherlands, 2014, ISBN-10: 0-13-359162-X’
2. Andrew S. Tanenbaum, Modern Operating Systems 3. ed., Prentice Hall, 2007
3. Kerrisk, Michael, The Linux programming interface : a Linux and UNIX System Programming Handbook, No Starch Press, San Francisco, Cal., 2010, ISBN:978-1-59327-220-3
4. Asztalos Márk, Bányász Gábor, Levendovszky Tihamér, Linux programozás, Szak Kiadó, Bicske, 2012, ISBN:978-963-9863-29-3
5. Catalin Petrescu, Dumitru Popescu, Ciprian Lupu , Arhitecturi hardware/software pentru sisteme numerice de conducere,-Bucuresti : Matrix Rom, 2007.-134 p.- 978-973-755-197-9
6. Andrew S. Tanenbaum, Albert S., Operációs rendszerek : tervezés és implementáció.-2. kiad..-Budapest : Panem Könyvkiadó, 2007.-680 p. 978-963-545-476-1
7. Johnson M. Hart.-3. ed..-Boston, Mass. [etc.], Windows system programming, Addison-Wesley, 2008.-xxxii, 537 p.- 0-321-25619-0.- 978-0-321-25619

Brassai Sándor Tihamér, Sisteme de operare -notițe de curs, existent în intranetul instituției

**3. Inteligență artificială**

**1.** Reţele neuronale artificiale. Reţele neuronale artificiale; noţiuni fundamentale structuri. Funcţii de activare, Compararea funcțiilor de activare. Reţele neuronale feed-forward; Perceptorul, Perceptronul binar, reţele neuronale liniare, antrenarea reţelelor neuronale, metoda celor mai mici pătrate; antrenare cu estimatorul Kalman; reţele neuronale multistrat; metode de antrenare; Regula Widrow Hoff; Propagarea inversă, Exemple de reţele multistrat; Strat Kohonen şi Grossberg, Reţele neuronale recurente; Reţele Hopfield. Studii de caz; Optimizare cu reţele neuronale;. Recunoaşterea formelor cu reţele neuronale. Memorii asociative. Rețele RBF. Structura și antrenarea rețelelor RBF. Rețele CMAC. Structura și antrenarea rețelelor CMAC. Rețele neuronale convoluționale.

2. Soluții de implementare în hardware a rețelelor neuronale artificiale. Soluții de modelare a funcțiilor de activare în hardware. Soluții de reprezentare a datelor. Modele cu implementare hardware pentru rețele multistrat. Modele hardware rețea Kohonen și CMAC. Modele hardware pentru rețele Kohonen. Paradigme de paralelism în rețele neuronale cu implementare hardware.

3. Introducere în logica fuzzy. Elemente de Logica Fuzzy. Mulțimi fuzzy. Funcţii de apartenență. Operatori hedge. Operații definite pe mulțimi fuzzy. Relații Clasice. Relaţii fuzzy. Regulatoare Fuzzy. Metode de fuzzyficare; Baze de legi; Metode de defuzzyficare. Structura regulatoarelor fuzzy. Structura Mamdani; Structura Sugeno, Exemple de aplicaţii a logicii fuzzy, Realizări hardware ale regulatoarelor fuzzy

**Bibliografie**

* Stuart J Russel, Peter Norvig, Artificial Intelligence A Modern Approach, Pretince Hall 1995,
* Arbib, Michael A. (1995, 2002): The Handbook of Brain Theory and Neural Networks. MIT Press, Cambridge, Mass
* Arbib, Michael A. (2000): Warren McCulloch's Search for the Logic of the Nervous System. Perspect Biol. Med. 43, 193-216
* Arbib, Michael A - Érdi Péter - Szentágothai János (1997): Neural Organization: Structure, Function and Dynamics. The MIT Press, Cambridge-London
* Eckersley, Peter - the OECD Working Group in Neuroinfomatics (2003): Neuroscience Data and Tool Sharing: A Legal and Policy Framework for Neuroinformatics. Neuroinformatics, 1, 149-166.
* Érdi Péter - Lengyel Máté (2003): Matematikai modellek az idegrendszer-kutatásban. In Pléh Csaba - Kovács Gyula - Gulyás Balázs (szerk): Kognitív idegtudomány. Osiris, Budapest, 126-148.
* Érdi Péter - Somogyvári Zoltán (2002): Post-Hebbian Learning Algorithms. in Arbib, Michael A. (ed.) The Handbook of Brain Theory and Neural Networks. second ed. The MIT Press, Cambridge, 898-901.
* Fiser József - Nádasdy Zoltán (2003): Neurális kódolás térben és időben. in Pléh Csaba - Kovács Gyula - Gulyás Balázs (szerk): Kognitív idegtudomány. Osiris, Budapest, 171-201.
* Kiss Tamás - Érdi Péter (2002): Mesoscopic Neurodynamics. BioSystems. 64, 119-126.
* Lengyel Máté - Szatmáry Zoltán - Érdi Péter (2003): Dynamically Detuned Oscillations Account for the Coupled Rate and Temporal Code of Place Cell Firing. Hippocampus. 13, 700-714.
* Natschläger, Thomas - Maass, Wolfgang - Zador, Anthony M. (2001): Efficient Temporal Processing with Biologically Realistic Dynamic Synapses. Network: Computation in Neural Systems. 12, 75-87.
* Neumann János (1964): A számológép és az agy. Gondolat, Budapest
* O'Keefe, John - Recce, Michael (1993): Phase Relationship Between Hippocampal Place Units and the EEG Theta Rhythm. Hippocampus. 3, 317-330.
* Szentágothai János - Rényi Alfréd (1956): Az ingerületátvitel valószínűsége egy egyszerű konvergens kapcsolású interneuronális synapsys modellben. MTA Matematikai Kutató Int. Közl. I, 83-91.
* Szentágothai János (1968): Neuronhálózatok és neuronhálózati modellek. MTA Biológiai Osztály Közleményei. 11, 61-71.
* Wermter, Stefan - Austin, Jim - Willshaw, David (eds.) 2001. Emergent Neural Computational Architectures Based on Neuroscience. Springer, Heidelberg
* Winograd, Shmuel - Cowan, Jack D. (1963): Reliable Computation in the Presence of Noise. MIT Press, Cambridge, MA
* Newell, Allen - Shaw, J. C. - Simon, Herbert A. (1957): Empirical Explorations with the Logic Theory Machine. in Proceedings of the Western Joint Computer Conference. 15, 218-239
* OECD (2001): Knowledge and Skills for Life - First Results from PISA 2000, Paris
* Searle, John R. (1980): Minds, Brains and Programs. Behavioral and Brain Sciences, 3, 417-457
* Turing, Alan M. (1950): Computing Machinary and Intelligence. Mind. 59, 433-460
* Weizenbaum, Joseph (1965): ELIZA - A Computerprogram for the Study of Natural Language Communication between Man and Machine. Communications of ACM, 9, 36-45
* URL1.: <http://www-formal.stanford.edu/jmc/mrhug.html>
* URL2.: <http://www.hit.uib.no/icame/brown/bcm.html>
* URL3.: <http://corpus.nytud.hu/mnsz>
* URL4.: <http://www.cis.upenn.edu/~treebank/home.html>
* URL5.: <http://nlserv.inf.u-szeged.hu/>
* URL6.: <http://www.icsi.berkeley.edu/~framenet>
* URL7.: <http://www.hcu.ox.ac.uk/BNC>
* URL8.: <http://www.cyc.com>